

BỘ GIÁO DỤC VÀ ĐÀO TẠO
ĐẠI HỌC THÁI NGUYÊN

Nguyễn Trung Đồng - Bùi Thị Mai Hoa

GIÁO TRÌNH

Kỹ thuật VI XỬ LÝ

YÊN
EU



NHÀ XUẤT BẢN KHOA HỌC VÀ KỸ THUẬT

**BỘ GIÁO DỤC VÀ ĐÀO TẠO
ĐẠI HỌC THÁI NGUYÊN**

Nguyễn Trung Đông – Bùi Thị Mai Hoa

Giáo trình
KỸ THUẬT VI XỬ LÝ



NHÀ XUẤT BẢN KHOA HỌC VÀ KỸ THUẬT

HÀ NỘI - 2010

Chịu trách nhiệm xuất bản : **TS. Phạm Văn Diễn**
Biên tập : **Vũ Thị Việt Hương**
Trình bày bìa : **Thùy Dương**

NHÀ XUẤT BẢN KHOA HỌC VÀ KỸ THUẬT
70 - Trần Hưng Đạo, Hà Nội

In 200 bản khổ 15,5 x 22,5 cm tại Công ty TNHH in Thanh Bình
Số ĐKKHXB: 1051-2009/CXB/ 12-132/KHKT ngày 13/11/2009.
Quyết định xuất bản số 435/QĐXB-NXBKHKT ngày 30/12/2009.
In xong và nộp lưu chiểu 1/2010.

LỜI NÓI ĐẦU

Công nghệ thông tin đang được ứng dụng rộng rãi trong nhiều lĩnh vực khoa học công nghệ và cuộc sống thường nhật. Bên cạnh khối lượng phần mềm hệ thống và ứng dụng đồ sộ, công nghệ phần cứng cũng phát triển vô cùng nhanh chóng. Có thể nói, các hệ thống máy tính được cải thiện trong những khoảng thời gian rất ngắn, càng ngày càng nhanh hơn, mạnh hơn và hiện đại hơn.

Những kiến thức cơ bản về phần cứng của các hệ thống máy tính luôn luôn là đòi hỏi cấp thiết của những người chọn công nghệ thông tin làm định hướng cho nghề nghiệp và sự nghiệp khoa học trong tương lai.

Giáo trình Kỹ thuật Vi xử lý được viết trên cơ sở những bài giảng theo sát đề cương môn học đã được thực hiện tại Khoa Công nghệ thông tin trực thuộc trường Đại học Thái Nguyên từ khi thành lập đến nay và luôn luôn được sửa chữa, bổ sung để đáp ứng nhu cầu kiến thức của sinh viên học tập tại Khoa Công nghệ thông tin..

Giáo trình được chia thành 5 chương:

Chương I giới thiệu những kiến thức tổng quan được sử dụng trong kỹ thuật Vi xử lý các hệ đếm, cách thức biểu diễn thông tin trong các hệ Vi xử lý và máy tính, cũng như nhìn nhận qua về lịch sử phát triển của các trung tâm Vi xử lý.

Chương II giới thiệu cấu trúc và hoạt động của các đơn vị xử lý trung tâm từ $\mu P8085$ đến các cấu trúc của Vi xử lý họ 80x86, các cấu trúc RISC và CISC. Do những ứng dụng thực tế rộng lớn trong đời sống, trong chương II có giới thiệu thêm cấu trúc và chức năng của chip Vi xử lý chuyên dụng $\mu C8051$.

Chương III cung cấp những kiến thức về tổ chức bộ nhớ cho một hệ Vi xử lý, kỹ thuật và các bước xây dựng vi nhớ ROM, RAM cho hệ Vi xử lý.

Chương IV đi sâu khảo sát một số mạch chức năng khả lập trình như mạch điều khiển vào/ra dữ liệu song song, mạch điều khiển vào/ra dữ liệu nối tiếp, mạch định thời và mạch điều khiển ngắt.

Chương V giới thiệu các cấu trúc và cách xây dựng, phối ghép một số thiết bị vào/ra cơ bản cho một hệ Vi xử lý như bàn phím Hexa, hệ thống chỉ thị 7 thanh, bàn phím máy tính và màn hình.

Cuốn giáo trình có thể còn thiếu sót, rất mong được sự góp ý của các độc giả. Mọi ý kiến đóng góp xin gửi về theo địa chỉ:

Bộ môn Kỹ thuật máy tính - Khoa Công nghệ Thông tin

Đại học Thái Nguyên - Thái Nguyên

Hoặc theo địa chỉ Email: dongnt@hn.vnn.vn. Tel 098 341 0866

Nhóm biên soạn

MỤC LỤC

CHƯƠNG I . TỔNG QUAN VỀ CÁC HỆ VI XỬ LÝ	9
I.1. Các hệ đếm	9
I.1.1 Hệ đếm thập phân (R = 10 - Decimal)	10
I.1.2 Hệ đếm nhị phân (R = 2 - Binary)	10
I.1.3 Hệ đếm bát phân (R = 8 - Octal)	10
I.1.4 Hệ đếm 16 (R = 16 - Hexa)	10
I.2. Chuyển đổi lẫn nhau giữa các hệ đếm	11
I.2.1 Hệ nhị phân và hệ thập phân	11
I.2.2 Hệ nhị phân và hệ Hexa	13
I.3. Biểu diễn thông tin trong các hệ Vi xử lý	14
I.3.1 Mã hoá các thông tin không số	15
I.3.2 Mã hoá các thông tin số	15
I.3.3 Biểu diễn dữ liệu số trong máy tính	15
I.3.4 Bản chất vật lý của thông tin trong các hệ Vi xử lý	17
I.4 Vài nét về thực hiện các phép tính trong hệ đếm nhị phân	18
I.4.1 Phép cộng và phép trừ	19
I.4.2 Phép nhân và phép chia	20
I.5. Cấu trúc của hệ Vi xử lý và máy vi tính	21
I.5.1 Vài nét về lịch sử phát triển các trung tâm Vi xử lý	21
I.5.2 Cấu trúc cơ bản của hệ Vi xử lý	22
CHƯƠNG II. CÁC ĐƠN VỊ VI XỬ LÝ TRUNG TÂM (CPU – CENTRAL PROCESSING UNIT)	
II.1. Trung tâm Vi xử lý μP8085	29
II.1.1 Các nhóm tín hiệu trong μ P8085	32
II.1.2 Khái niệm và bản chất vật lý của các BUS trong hệ Vi	

II.1.3	Các mạch 3 trạng thái, mạch chốt và mạch khuếch đại BUS 2 chiều	37
II.1.4	Biểu đồ Timing thực hiện lệnh của CPU μ P8085	41
II.1.5	Khái niệm chu kỳ BUS	43
II.1.6	Ngắt (Interrupt)	45
II.1.7	Truy nhập trực tiếp bộ nhớ (Direct Memory Access – DMA)	46
II.1.8	Vi chương trình (MicroProgram) và tập lệnh của μ P8085	48
II.1.9	Vài nét về lập trình cho 8085	54
II.1.10	Hệ lệnh của μ P8085	56
II.2.	Các trung tâm Vi xử lý họ 80x86	61
II.2.1	Mô tả chân của μ P8086 và các tín hiệu	61
II.2.2	Cấu trúc Trung tâm Vi xử lý họ 80x86	64
II.2.3	Hệ thống thanh ghi trong các μ P80x86	66
II.2.4	Các chế độ làm việc MIN/MAX	72
II.2.5	Phương thức quản lý bộ nhớ, các mode địa chỉ	72
II.2.6	Phương thức đánh địa chỉ thiết bị ngoại vi	78
II.2.7	Các mạch Multiplexer, mạch Decoder, mạch PLA	79
II.2.8	Vài nét về lập trình hợp ngữ	81
II.3.	Cấu trúc và tính năng của một số chip Vi xử lý hiện đại	82
II.3.1	Cấu trúc chip Vi xử lý Pentium	85
II.3.2	Cấu trúc RISC, CISC	90
II.3.3	Quản lý bộ nhớ	90
II.3.4	Bộ nhớ cache	95
II.4.	Single-Chip MicroComputer μC8051	96
II.4.1	Tổng quan	96
II.4.2	Mô tả cấu trúc và chức năng	99
II.4.3	Lập trình cho μ C8051	112
II.4.4	Các khả năng ứng dụng của μ C8051	113

CHƯƠNG III. BỘ NHỚ TRONG CỦA HỆ VI XỬ LÝ

III.1.	Bộ nhớ trong hệ Vi xử lý	114
III.1.1	Phần tử nhớ, vi mạch nhớ, từ nhớ và dung lượng bộ nhớ	114

III.1.2	Vài nét về bộ nhớ trong của hệ Vi xử lý và máy tính PC	116
III.1.3	Phân loại các chip nhớ ROM, RAM	121
III.3.	Tổ chức bộ nhớ cho hệ Vi xử lý	123
III.3.1	Tổ chức bộ nhớ vật lý	123
III.3.2	Thiết kế vi nhớ cho hệ Vi xử lý	124

CHƯƠNG IV. CÁC CHIP KHẢ LẬP TRÌNH (PROGRAMMABLE)

IV.1.	Tổng quan	128
IV.2.	Một số mạch chức năng tiêu biểu	128
IV.2.1	Mạch vào/ra dữ liệu song song PPI-8255 (Programmable Peripheral Interface).	128
IV.2.2	Mạch điều khiển ngắt PIC-8259	135
IV.2.3	Mạch đếm định thời đa năng PIT-8253 (Programmable Interval Timer)	147
IV.2.4	Mạch điều khiển vào/ra nối tiếp đồng bộ/dị bộ USART-8251	155

CHƯƠNG V. THIẾT BỊ VÀO RA CỦA HỆ VI XỬ LÝ

V.1.	Bàn phím Hex Keyboard	172
V.2.	Ghép nối bàn phím với hệ Vi xử lý	177
V.2.1	Hệ thống bàn phím của máy vi tính	177
V.2.2	Quá trình truyền dữ liệu từ bàn phím cho CPU	179
V.3.	Mạch điều khiển và lập trình chỉ thị 7-segments	180
V.4.	Màn hình (Monitor)	182
V.4.1	Màn hình ống tia âm cực CRT (Cathode Ray Tube)	182
V.4.2	Ghép nối màn hình với hệ Vi xử lý	183
V.4.3	Bộ điều khiển màn hình CRT	185

PHỤ LỤC

PHỤ LỤC A	139
------------------	------------

PHỤ LỤC B	194
PHỤ LỤC C	196
PHỤ LỤC D	197
TÀI LIỆU THAM KHẢO	153

CHƯƠNG I

TỔNG QUAN VỀ CÁC HỆ VI XỬ LÝ

1.1. Các hệ đếm

Hệ đếm thông dụng nhất trong đời sống là hệ đếm cơ số 10 (thập phân – Decimal), sử dụng 10 ký tự số từ 0 đến 9. Ngoài ra, trong sản xuất, kinh doanh còn có khi sử dụng hệ đếm cơ số 12 (tá – dozen).

Trong các hệ thống máy tính, để xử lý, tính toán, do cách biểu diễn dữ liệu thông qua các trạng thái “0” (không có điện áp) và “1” (có điện áp), nên phải sử dụng các hệ đếm cơ số 2 (nhị phân – Binary), hệ cơ số 8 (bát phân – Octal), hệ cơ số 16 (Hexa). Tuy nhiên, việc nhập dữ liệu hay đưa kết quả xử lý, ta lại dùng hệ đếm cơ số 10 do tính trực giác và thói quen của người dùng.

Một số N trong một hệ đếm bất kỳ có $n+1$ chữ số, trong đó gồm n chữ số thuộc phần nguyên và l chữ số thuộc phần thập phân, được triển khai theo công thức tổng quát:

$$N = \sum_{k=-l}^{n-1} a_k R^k$$

trong đó: R là cơ số của hệ đếm

a_k là trọng của chữ số ở vị trí thứ k ($0 \leq a_k < R$)

$\{ a_k \}_R = \{ 0 \dots R - 1 \}$

l, n là số nguyên

$N = a_{n-1} \dots a_1 a_0 . a_{-1} a_{-2} \dots a_{-l}$

Theo công thức trên, các số được biểu diễn trong các hệ đếm khác nhau sẽ như sau: